Japanese Laid-open Patent
Laid-open Number: Sho 60-170972
Laid-open Date: September 4, 1985
Application Number: Sho 59-26878
Filing Date: February 15, 1984
Applicant: Sony Corporation

Specification

1. Title of the Invention

Thin film semiconductor device

2. Scope of Claim

A thin film semiconductor device comprising a predetermined substrate and a thin film semiconductor element formed on the substrate, characterized in that between the substrate and the thin film semiconductor element, a diffusion blocking layer against an impurity ion contained in the substrate is formed.

3. Detailed Description of the Invention

Field of the Industrial Application

The present invention relates to a thin film semiconductor device including a predetermined substrate and a thin film semiconductor element formed on the substrate.

Background Art and Problems of the Background Art

Up to now, as the thin film semiconductor device of this type, a thin film transistor formed on a quartz substrate has been known, which has been used, for example, for a liquid crystal display. In the thin film semiconductor device using the quartz substrate like the above-mentioned thin film transistor, since a purity of the quartz substrate is high, the semiconductor element is hardly polluted due to an

impurity ion contained in the substrate. For that reason, it is only required to take a measure for preventing the pollution due to the impurity ion entering from the outside of the semiconductor device. However, in recent years, the formation of the thin film semiconductor element on various substrates such as a glass substrate and a ceramic substrate has been also performed. Along with this, the following problems have arisen. That is, in the case of forming a MOS type thin film transistor (hereinafter, referred to as MOS TFT) using the glass substrate, for example, the MOS TFT is polluted by Na^+ or the like contained in the glass substrate in a large amount, with the result that a threshold voltage V_T is changed during and after production of the MOS TFT.

Object of the Invention

The present invention has been made in view of the above-mentioned problem and an object of the present invention is to provide a thin film semiconductor device enabling the above-mentioned disadvantages inherent in conventional thin film semiconductor devices to be amended.

Summary of the Invention

A thin film semiconductor device according to the present invention includes a predetermined substrate and a thin film semiconductor element formed on the substrate, in which between the substrate and the thin film semiconductor element, a diffusion blocking layer against an impurity ion contained in the substrate is formed. With such a structure, the thin film semiconductor element can be kept from being polluted by the impurity ion contained in the substrate. Thus, it is possible to manufacture the thin film semiconductor device with a high reproducibility as well as to provide the highly reliable thin film semiconductor device.

Embodiment

Hereinafter, referring to the drawing, a description will be given of an embodiment in which a thin film semiconductor device according to the present invention is applied to a MOS TFT.

As shown in the drawing, in the MOS TFT of this embodiment, formed on a glass substrate 1 made of, for example, soda lime glass is a PSG film 2 having a thickness of 5000 Å, for example, as a diffusion blocking layer against an impurity ion. An SiO_2 film 3 having a thickness of 5000 Å, for example, is formed on the PSG film 2. Note that the PSG film 2 and the SiO_2 film 3 as mentioned above can be formed by a CVD method, for example.

A source 5 and a drain 6 which are made of, for example, Al are formed on the above SiO_2 film 3. An amorphous silicon layer 7 is formed on the source 5, the drain 6, and the SiO_2 film 3 as mentioned above. Note that, an active layer 8 for the TFT is formed between the source 5 and the drain 6. Also, formed on the amorphous silicon layer 7 is a gate insulating film 9 constituted of the SiO_2 film. A gate electrode 10 made of, for example, Al is formed on the gate insulating film 9.

In the above embodiment, the PSG film 2 and the SiO_2 film 3 are formed on the glass substrate 1. Further, a thin film semiconductor element, i.e., the MOS TFT composed of the source 5, the drain 6, the gate electrode 10, and the like, is formed on the SiO_2 film 3. Therefore, the following advantages are obtained. That is, the PSG film 2 exerts a diffusion blocking ability especially against alkali ions such as Na^+ and K^+. As a result, for example, Na^+ contained in the glass substrate 1 is prevented from entering the MOS TFT through the PSG film 2 after or during the production of the MOS TFT. Accordingly, the active layer 8 is not polluted by Na^+ or the like, so that

V_T changes neither after the production of the MOS TFT nor during the production thereof. For that reason, the MOS TFT can be enhanced in its reliability and at the same time, the MOS TFT can be manufactured with a high reproducibility.

Also, the SiO_2 film 3 having a diffusion blocking ability against phosphorous is formed on the PSG film 2 and hence, upon heat treatment etc., performed for the formation of the MOS TFT, phosphorous contained in the PSG film 2 by no means diffuses into the active layer 8, for example. Note that if an Si_3N_4 film is used instead of the SiO_2 film 3, for example, the same effects can be obtained.

Also, in the above embodiment, the glass substrate 1 that is less expensive than the quartz substrate is used and thus, a production cost of the MOS TFT can be reduced as well.

In the above embodiment, although the PSG film 2 is used as the diffusion blocking layer against the impurity ion, any film made of other kinds of materials can be adopted as long as the film has the diffusion blocking ability against the impurity ions such as Na^+. For example, the Si_3N_4 film (plasma Si_3N_4 film) formed by a plasma CVD method can be adopted. In the case of using the plasma Si_3N_4 film, the following advantages can be provided in addition to the same advantages as in the above embodiment. That is, hydrogen contained in the plasma Si_3N_4 film is moved into the active layer 8 of the MOS TFT through the diffusion to cover a trap existent in the active layer 8, so that a trap density drops, thereby increasing an effective mobility μeff of the MOS TFT. Note that in the case of using the above plasma Si_3N_4 film as the diffusion blocking layer against the impurity ion, if the amorphous silicon layer 7 is directly formed on the plasma Si_3N_4 film, a number of interface levels are involved, so that interface characteristics are poor. However, if the SiO_2 film 3 is formed

between the plasma Si_3N_4 film and the amorphous silicon layer 7, such a problem is solved to provide the satisfactory interface characteristics.

Also, in the above embodiment, the glass substrate 1 made of the soda lime glass is used as the substrate on which the thin film semiconductor element is to be formed, but it is needless to say that any substrate made of other kinds of materials can be used. For example, it is possible to use a substrate made of glass other than the soda lime glass, such as silicate glass or Pyrex glass (trademark), heat-resistant resin such as ceramics or polyimide, metals, and the like.

Note that in the above embodiment, the SiO_2 film 3 is formed for preventing the diffusion of phosphorous from the PSG film 2. However, it is also possible to dispense with the SiO_2 film 3 if not required.

Application

In the above embodiment, the case has been described, in which the thin film semiconductor device according to the present invention is applied to the MOS TFT. However, the thin film semiconductor device according to the present invention is also applicable to another type of thin film semiconductor device.

Effects of the Invention

With the thin film semiconductor device according to the present invention, the diffusion blocking layer against the impurity ion contained in the substrate is formed between the above substrate and the thin film semiconductor element, whereby the thin film semiconductor element can be kept from being polluted by the impurity ion contained in the substrate. Consequently, it is possible to manufacture the thin film semiconductor device with a high reproducibility as well as to provide the highly reliable thin film semiconductor device. Also, the substrate can be selected as needed

without any limitation on the selection depending on a purity of the substrate, which is extremely advantageous in terms of the production of the thin film semiconductor device.

4. Brief Description of the Drawing

Figure is a sectional view of a MOS TFT as an embodiment of a thin film semiconductor device in accordance with the present invention. Note that reference numerals used in the figure are as follows.

1...glass substrate

2...PSG film

(diffusion blocking layer against impurity ion)

5...source

6...drain

7...amorphous silicon layer

9..,gate insulating film

10...gate electrode

DIALOG(R)File 352:Derwent WPI

004431919
WPI Acc No: 1985-258797/198542
Thin film semiconductor device - has layer to stop diffusing impurity ions contained in substrate NoAbstract Dwg 1/1
Patent Assignee: SONY CORP (SONY)
Number of Countries: 001 Number of Patents: 001
Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week	
JP 60170972	A	19850904	JP 8426878	A	19840215	198542	B

Priority Applications (No Type Date): JP 8426878 A 19840215
Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 60170972	A		6		

Title Terms: THIN; FILM; SEMICONDUCTOR; DEVICE; LAYER; STOP; DIFFUSION; IMPURE; ION; CONTAIN; SUBSTRATE; NOABSTRACT
Derwent Class: U12; U14
International Patent Class (Additional): H01L-027/12; H01L-029/78
File Segment: EPI

⑲日本国特許庁（JP）　⑪特許出願公開

⑫公開特許公報（A）　昭60－170972

⑤Int.Cl.⁴	識別記号	庁内整理番号	㊸公開　昭和60年(1985)9月4日
H 01 L 29/78		8422－5F	
27/12		8122－5F	

審査請求　未請求　発明の数 1　（全3頁）

㊹発明の名称　薄膜半導体装置

㉑特　願　昭59－26878

㉒出　願　昭59(1984)2月15日

㉒発明者　林　久雄　東京都品川区北品川6丁目7番35号　ソニー株式会社内

㉑出願人　ソニー株式会社　東京都品川区北品川6丁目7番35号

㉔代理人　弁理士　土屋　勝　外1名

明　細　書

1．発明の名称

薄膜半導体装置

2．特許請求の範囲

所定の基板と、この基板上に設けられている薄膜半導体素子とをそれぞれ具備する薄膜半導体装置において、上記基板と上記薄膜半導体素子との間にこの基板に含まれている不純物イオンの拡散阻止層を設けたことを特徴とする薄膜半導体装置。

3．発明の詳細な説明

産業上の利用分野

本発明は、所定の基板とこの基板上に設けられている薄膜半導体素子とをそれぞれ具備する薄膜半導体装置に関する。

背景技術とその問題点

従来、この種の薄膜半導体装置として、石英基板上に形成されている薄膜トランジスタが知られ、例えば液晶ディスプレイ用として用いられている。上述の薄膜トランジスタのように石英基板を用いた薄膜半導体装置においては、石英基板の純度が高いために基板に含まれている不純物イオンによる半導体素子の汚染は殆どなく、このためもっぱら半導体装置の外部からの不純物イオンによる汚染の防止を考えるだけでよかった。しかしながら、近年、ガラス基板、セラミックス基板等の各種基板上に薄膜半導体素子を形成することも行われるようになり、これと共に次のような問題が生じてきた。即ち、例えばガラス基板を用いてMOS型薄膜トランジスタ（以下MOS　TFTと称する）を形成する場合、ガラス基板に多量に含まれているNa⁺等によりMOS　TFTが汚染されてしまい、このためMOS　TFTの製造中及び製造後にしきい値電圧 V_T が変化してしまう。

発明の目的

本発明は、上述の問題にかんがみ、従来の薄膜半導体装置が有する上述のような欠点を是正した薄膜半導体装置を提供することを目的とする。

発明の概要

本発明に係る薄膜半導体装置は、所定の基板と、この基板上に設けられている薄膜半導体素子とを

それぞれ具備する薄膜半導体装置において、上記基板と上記薄膜半導体素子との間にこの基板に含まれている不純物イオンの拡散阻止層を設けている。このように構成することによって、基板に含まれている不純物イオンによる薄膜半導体素子の汚染を防止することができ、このため信頼性の高い薄膜半導体装置を提供することができると共に、薄膜半導体装置を再現性良く製造することができる。

実施例

以下本発明に係る薄膜半導体装置をＭＯＳ　ＴＦＴに適用した一実施例につき図面を参照しながら説明する。

図面に示すように、本実施例によるＭＯＳ　ＴＦＴにおいては、例えばソーダ石灰ガラスから成るガラス基板１上に不純物イオンの拡散阻止層としての例えば膜厚5000ÅのＰＳＧ膜２が形成され、このＰＳＧ膜２上に例えば膜厚5000ÅのSiO₂膜３が形成されている。なおこれらのＰＳＧ膜２及びSiO₂膜３は例えばＣＶＤ法により形成することができる。

上記SiO₂膜３上には例えばＡℓから成るソース５及びドレイン６が形成され、これらのソース５及びドレイン６とSiO₂膜３との上に非晶質シリコン層７が形成されている。なおソース５とドレイン６との間にＭＯＳ　ＴＦＴの活性層８が構成される。また非晶質シリコン層７上にはSiO₂膜から成るゲート絶縁膜９が形成され、このゲート絶縁膜９上には例えばＡℓから成るゲート電極１０が形成されている。

上述の実施例においては、ガラス基板１上にＰＳＧ膜２及びSiO₂膜３を形成し、このSiO₂膜３上に薄膜半導体素子、即ちソース５、ドレイン６、ゲート電極１０等から成るＭＯＳ　ＴＦＴを形成しているので次のような利点がある。即ち、ＰＳＧ膜２は特にNa^+、K^+等のアルカリイオンに対して拡散阻止能を有するため、ＭＯＳ　ＴＦＴの製造後または製造中にガラス基板１に含まれている例えばNa^+がＰＳＧ膜２を通ってＭＯＳ　ＴＦＴに侵入することがない。従って、活性層８がNa^+等によって汚染されることがないので、ＭＯＳ　ＴＦＴの製造後及び製造中のいずれにおいてもV_Tが変化することがない。このため、ＭＯＳ　ＴＦＴの信頼性を高くすることができると共に、ＭＯＳ　ＴＦＴを再現性良く製造することができる。

またＰＳＧ膜２上にリンに対して拡散阻止能を有するSiO₂膜３を形成しているので、ＭＯＳ　ＴＦＴの形成のために行う熱処理時等にＰＳＧ膜２に含まれているリンが例えば活性層８に拡散することがない。なおSiO₂膜３の代わりに例えばSi₃N₄膜を用いても同様な効果が得られる。

また上述の実施例においては、石英基板に比べて安価なガラス基板１を用いているので、ＭＯＳ　ＴＦＴの製造コストを低減することもできる。

上述の実施例においては、不純物イオンの拡散阻止層としてＰＳＧ膜２を用いているが、Na^+等の不純物イオンに対して拡散阻止能を有していれば他の種類の材料から成る膜を用いてもよく、例えばプラズマＣＶＤ法により形成されたSi₃N₄膜（プラズマSi₃N₄膜）を用いてもよい。このプラズマSi₃N₄膜を用いた場合には、上述の実施例と同様な利点に加えて次のような利点がある。即ち、プラズマSi₃N₄膜に含まれている水素がＭＯＳ　ＴＦＴの活性層８に拡散移動してこの活性層８中に存在するトラップを埋めるためトラップ密度が減少し、このためＭＯＳ　ＴＦＴの実効移動度μ_{eff}が大きくなる。なお不純物イオンの拡散阻止層として上述のプラズマSi₃N₄膜を用いた場合、このプラズマSi₃N₄膜上に直接非晶質シリコン層７を形成すると界面準位が多いため界面特性が悪いが、プラズマSi₃N₄膜と非晶質シリコン層７との間にSiO₂膜３を形成すればこの問題はなくなり、界面特性が良好である。

また上述の実施例においては、薄膜半導体素子を形成すべき基板としてソーダ石灰ガラスから成るガラス基板１を用いているが、他の種類の材料から成る基板を用いても勿論よく、例えばソーダ石灰ガラス以外のケイ酸塩ガラス、パイレックスガラス（商標名）等の他のガラス、セラミックス、ポリイミド等の耐熱性樹脂、金属等から成る基板

を用いてもよい。

なお上述の実施例においては、ＰＳＧ膜２からのリンの拡散を防止するためにSiO_2膜３を形成しているが、このような必要がない場合にはSiO_2膜３を省略することも可能である。

応用例

上述の実施例においては、本発明に係る薄膜半導体装置をＭＯＳ　ＴＦＴに適用した場合につき説明したが、他の種類の薄膜半導体装置にも本発明に係る薄膜半導体装置を適用することができる。

発明の効果

本発明に係る薄膜半導体装置によれば、基板と薄膜半導体素子との間にこの基板に含まれている不純物イオンの拡散阻止層を設けているので、基板に含まれている不純物イオンによる薄膜半導体素子の汚染を防止することができ、このため信頼性の高い薄膜半導体装置を提供することができると共に、薄膜半導体装置を再現性良く製造することができる。また基板の純度に制約されることなく必要に応じて基板を選択することができるので、薄膜半導体装置の製造上極めて好都合である。

４．図面の簡単な説明

図面は本発明に係る薄膜半導体装置の一実施例としてのＭＯＳ　ＴＦＴの断面図である。

なお図面に用いた符号において、

1 ……ガラス基板
2 ……ＰＳＧ膜（不純物イオンの拡散阻止層）
5 ……ソース
6 ……ドレイン
7 ……非晶質シリコン層
9 ……ゲート絶縁膜
10 ……ゲート電極

である。

代　理　人　土　屋　　勝
常　包　芳　男